

Empedans Uyumlu Wilkinson Güç bölücü yöntemi ile Birleştirilmiş Güç Kuvvetlendiricisi Tasarımı

Ercan Kaymaksüt ve İbrahim Tekin

Sabancı Üniversitesi , Mühendislik ve Doğa Bilimleri Fakültesi, Tuzla-İstanbul

Tel: 216-483 9534, Fax: 216-483 9550, e-mail: tekin@sabanciuniv.edu

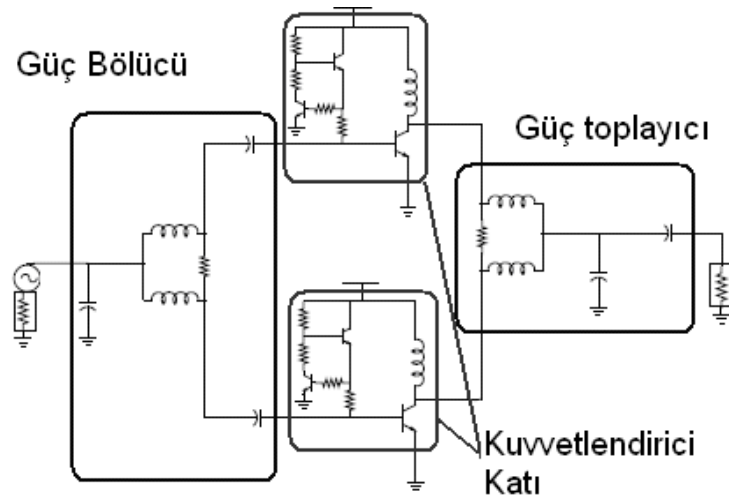
Özet: Bu çalışmanın amacı IEEE 802.11a standardı ile uyumlu, yüksek performanslı, düşük maliyetli, yüksek güçlü güç kuvvetlendiricisi gerçekleştirmektir. Devreler, Cadence ve ADS tasarım / simülasyon / modelleme ortamları kullanılarak, 0.35µm SiGe BiCMOS HBT teknolojisi ile tasarlanmış / gerçekleştirilmiştir. Güç kuvvetlendiricisi devresi ürettirilmiş ve test edilmiştir.

1. Giriş

Entegre devre teknolojisinin gelişmesi yüksek frekanslarda çalışan alıcı verici yapılarının sayısal devreler ile tek bir kırımda birleştirilmesine olanak sağlamıştır. Bu entegrasyon sürecinde Silikon-Germanyum BiCMOS teknolojisi başı çekmektedir. Bu teknolojiye CMOS ve Bipolar transistörler aynı anda kullanılabilen bu sayede sayısal devrelerde düşük güç gereksinimi CMOS ile sağlanırken yüksek frekanslı alıcı verici yapıları Bipolar transistörler kullanılarak yüksek performanslı hale getirilebilmektedir[1]. Bu entegrasyon sürecinde RF güç kuvvetlendiricisi en zorlayıcı elemanlardan birisidir. Düşük belverme gerilimi nedeniyle bir kuvvetlendirici bloğundan elde edilebilecek en yüksek güç sınırlıdır. Bu sınırlama güç birleştirme tekniği ile aşılabılır. Modern iletişim sistemlerinde veri hızlarının artırabilmesi ve frekans bandının daha verimli kullanılabilmesi için çok doğrusal güç kuvvetlendiricilerine ihtiyaç vardır. Güç seviyesini artırabilmek için, dağıtılmış yükselteç topolojileri, transformer bazlı güç toplama gibi teknikler kullanılmıştır [2-5]. Yalnız bu teknikler ile elde edilen devrelerin boyutları kırımda için büyük olmakla birlikte, araya giriş kayıpları daha fazladır. Bu çalışmada bu amaca yönelik olarak Wilkinson güç bölücüleri yardımı ile 2 tane kuvvetlendirici katı çip içinde birleştirilmiş ve 5.2 GHz yüksek güçlü A-sınıfı bir güç kuvvetlendiricisi tasarlanmıştır.

2. Birleştirilmiş Güç Kuvvetlendiricisi Tasarımı

Birleştirilmiş güç kuvvetlendiricisi tasarımında eş iki kuvvetlendirici katlarının güçlerinin toplanması bu sayede bir kuvvetlendirici katından elde edilebilecek gücün 2 katının elde edilmesi fikri benimsenmiştir. Birleştirme işlemi empedans uyumlu Wilkinson güç bölücüleri ile sağlanmıştır. Bu amaçla öncelikle kuvvetlendirici katı tasarlanmış, bu kat için en uygun kaynak ve yük empedansları belirlenmiştir. Daha sonra bu empedanslara uyumlu iki farklı Wilkinson güç bölücü tasarlanmıştır. Birleştirilmiş güç kuvvetlendiricisi şematik gösterimi Şekil-1 de verilmiştir.



Şekil-1 Birleştirilmiş Güç Kuvvetlendiricisi Şematik Gösterimi

2.1 Kuvvetlendirici Katı Tasarımı

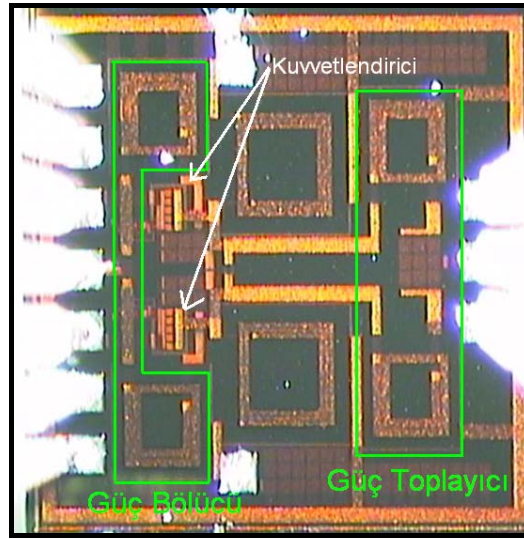
Kuvvetlendirici katı 5 tane 96 μm^2 emetör alanına sahip transistor paralel bağlanması ile elde edilmiştir. Bu sayede toplam 480 μm^2 emetör alanı elde edilmiştir. Daha fazla transistörün paralel bağlanması kuvvetlendirici bloğunun daha doğrusal çalışmasını sağlamakla birlikte optimum kaynak ve yük empedanslarını düşürmektedir. Bu da kuvvetlendiricinin giriş ve çıkış empedanslarını 50 Ω 'a uyumlaştırmayı oldukça kayıplı hale getirmektedir. Kayıplı silikonun taban olarak kullanılması endüktansların kalite faktörünün düşmesine ve uyumlaştırmının daha da kayıplı olmasına sebep olmaktadır. Kuvvetlendirici katının kutuplama noktası en yüksek gücün elde edilebilmesine olanak sağlayacak şekilde seçilmiştir. Bu kutuplama noktasında kuvvetlendirici katının giriş ve en yüksek gücü veren yük empedansı tespit edilmiş ve Wilkinson güç bölücüler bu empedans değerleri için tasarlanmıştır.

2.2 Wilkinson Güç bölücülerin Tasarımı

Birleştirilmiş güç kuvvetlendiricisine gelen gücü eşit olarak ikiye bölmek ve bu şekilde iki kuvvetlendirici bloğunun beslenmesi esas alınmıştır. Daha sonra kuvvetlendiricilerin çıkışındaki güçler güç toplayıcı yardımı ile toplanacaktır. Gücün bölünmesi ve toplanması için girişte ve çıkışta kullanılmak üzere iki tane Wilkinson güç bölücü tasarlanmıştır. Wilkinson güç bölücüler kuvvetlendirici katı tasarımında elde edilen transistörün giriş ve yük empedanslarına uyumlu bir şekilde tasarlanmıştır. Bu sayede tekrar bir empedans uyumlaştırmaya gerek kalmamıştır. Birleştirilmiş güç kuvvetlendiricisinin giriş ve çıkışı 50 Ω 'a uyumludur.

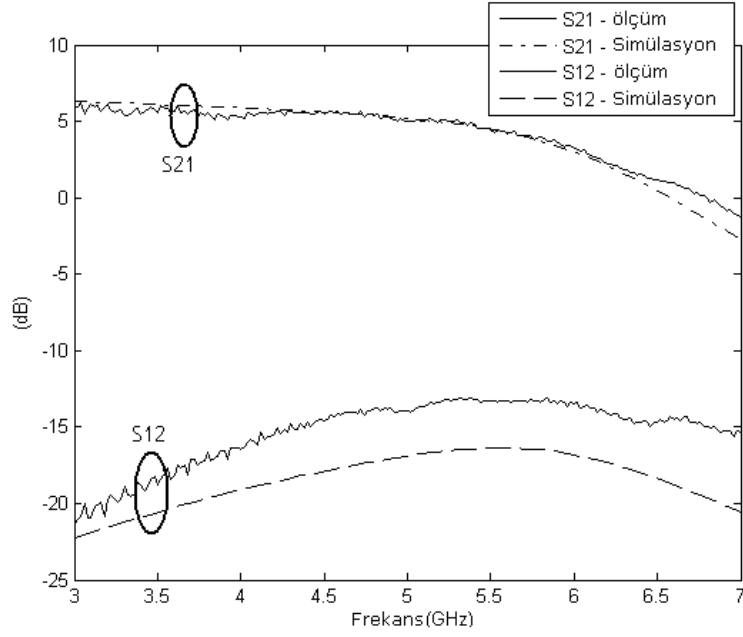
3. Ölçüm Sonuçları

Tasarlanan birleştirilmiş güç kuvvetlendiricisinin fotoğrafı Şekil-2'de verilmiştir. Devrenin toplam alanı RF ve DC padler dahil 1.25mm x 1.2mm² dir.



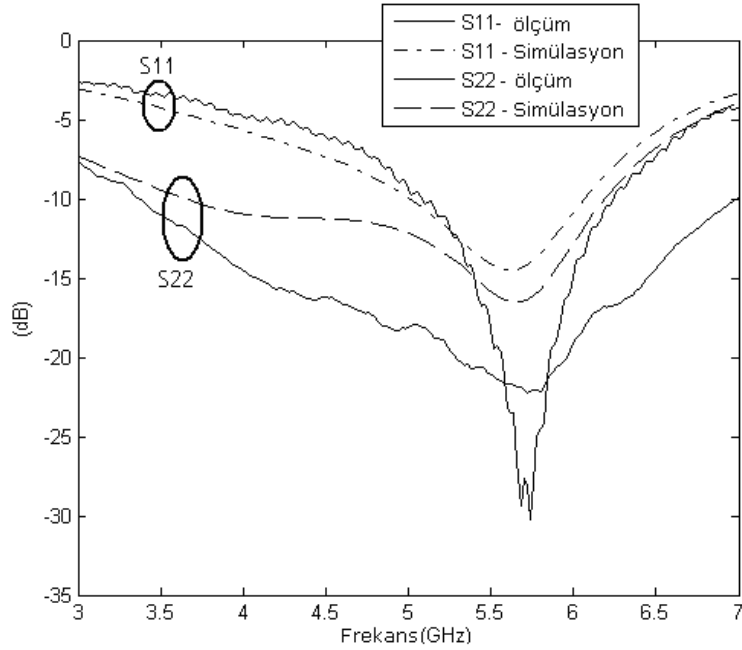
Şekil-2 Üretilen ve ölçülen Birleştirilmiş Güç Kuvvetlendiricisi devresinin fotoğrafı

Birleştirilmiş güç kuvvetlendiricisinin S-parametresi ölçüm sonuçları, simülasyon sonuçlarıyla birlikte Şekil-3 ve Şekil-4'de verilmiştir.



Şekil-3 Birleştirilmiş Güç Kuvvetlendiricisi S21 ve S12 Ölçüm ve Simülasyon sonuçları

Şekil-3’de görüldüğü gibi 5.2 GHz de 5.2 dB kazanç, S21, elde edilmiştir. Ölçüm ve simülasyon sonuçları uyum içerisindedir. Devrenin izolasyon grafiği , S12, simülasyonlarla uyum içindedir.

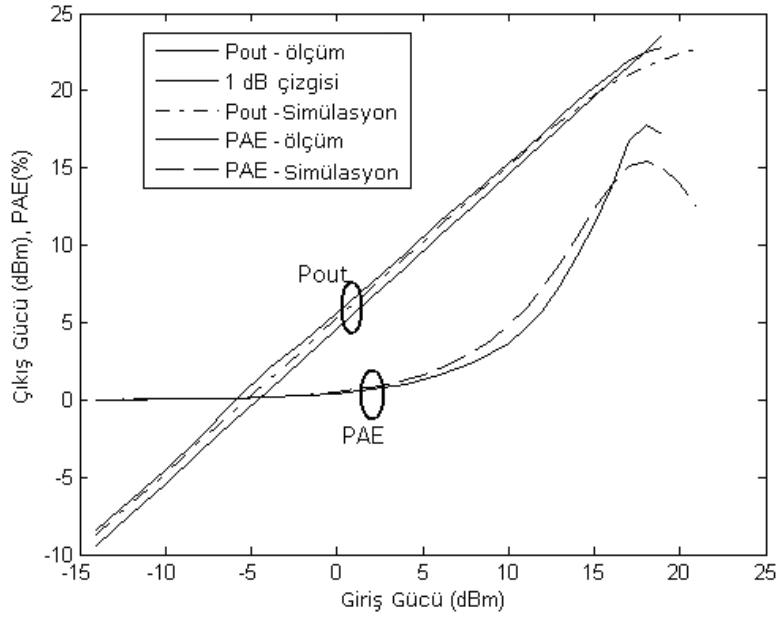


Şekil-4 Birleştirilmiş Güç Kuvvetlendiricisi S11 ve S22 Ölçüm ve Simülasyon sonuçları

Şekil-4’de birleştirilmiş güç kuvvetlendiricisinin giriş, S11, ve çıkış, S22, yansımaya katsayıları verilmiştir. Giriş ve çıkış yansımaya katsayıları simülasyon sonuçları ile önemli ölçüde örtüşmektedir. Giriş yansımaya katsayısı 5.1-6.2 GHz bandı içerisinde -10 dB nin altında ölçülmüştür. Çıkış yansımaya katsayısı 3.5-7GHz bandında -10 dB’den düşük ölçülmüştür.

Birleştirilmiş güç kuvvetlendiricisinin doğrusallığı Agilent 8267D RF sinyal üretici ve E4407B Spektrum Analizörü ile ölçülmüştür. Girişe uygulanan sinyal seviyesi -14 dBm ile 19 dBm arasında

değiştirilmiş bu sayede güç kuvvetlendiricisinin 1 dB bastırma noktası(P1dB) ve katılmış güç verimliliği elde edilmiştir(PAE). 1 dB bastırma noktası ve katılmış güç verimlilik ölçüm sonuçları simülasyon sonuçları ile birlikte Şekil-5’de verilmiştir.



Şekil-5 Birleştirilmiş Güç Kuvvetlendiricisi 1dB bastırma noktası(P1dB) ve katılmış güç verimliliği(PAE) ölçüm ve simülasyon sonuçları

Şekil-5’de görüldüğü gibi birleştirilmiş güç kuvvetlendiricisi 22.4 dBm çıkış gücünde 1 dB bastırma noktasına ulaşmıştır. Ayrıca 1 dB bastırma noktasında birleştirilmiş güç kuvvetlendiricisinin verimi %17 olarak ölçülmüştür.

4. Sonuç

5 GHz WLAN bandında 22.4 dBm gücü %17 PAE ile üretebilen, giriş ve çıkış empedansları uyumlu, 1.2X1.2 mm² boyutunda bir güç yükselteci tasarlanmış, üretilmiş ve ölçülmüştür. Güç yükselteci entegrasyonunu mümkün kılacak bir tasarım olup, 802.11 bandı için kullanılabilir.

Referanslar

- [1] John D. Cressler, “Silicon-germanium heterojunction bipolar transistors”, Boston, Artech House, 2003.
- [2] Chang Kai, Sun Cheng, “Millimeter-Wave Power-Combining Techniques”, IEEE Transactions on Microwave theory and Techniques, Vol: 31, No: 2, Feb. 1983
- [3] D. Gruner, G. Boeck, “6 GHz SiGe power amplifier with on-chip transformer combining”, [Microwave and Optoelectronics Conference](#), Oct. 29 2007-Nov. 1 2007 Pages :790 – 794.
- [4] P. Haldi, D. Chowdhury, P. Reynaert, Liu Gang, A.M. Niknejad, “A 5.8 GHz 1 V Linear Power Amplifier Using a Novel On-Chip Transformer Power Combiner in Standard 90 nm CMOS”, IEEE Journal of Solid-State Circuits, Volume 43, [Issue 5](#), May 2008 Page(s):1054 - 1063.
- [5] I. Aoki, S. D. Kee, D. B. Rutledge and A. Hajimiri, “Fully Integrated CMOS Power Amplifier Design Using the Distributed Active-Transformer Architecture”, IEEE Journal of Solid-State Circuits, Dec. 2005, Vol. 40, No:12, Pages: 2583-2597.